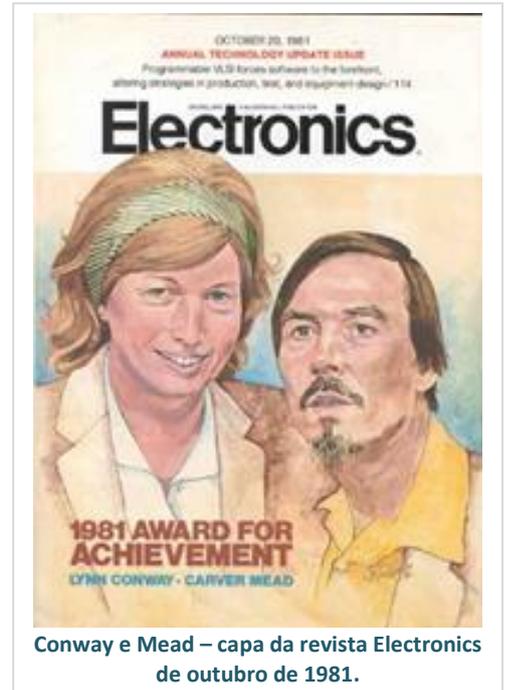


O início do ensino de circuitos VLSI em Portugal

O Conceito do Chip Multiprojeto (CMP)

Em 1966, Robert W. Bower [1], desenvolve uma técnica de fabricação de circuitos com transístores MOS em que a porta funciona como máscara para a fonte e o dreno, realizados por implantação iónica, proporcionando o auto alinhamento da porta, o que viria a [revolucionar o projeto de circuitos VLSI](#).

Em 1970, Carver Mead, professor da Caltech EUA ensinou, pela primeira vez, um curso de projeto de circuitos integrados de grande dimensão usando a tecnologia de transístores de efeito de campo NMOS. Mead foi o principal divulgador da célebre regra de Moore¹, estabelecida em 1965, que previa a rápida evolução desta tecnologia. Mead desenvolveu técnicas de projeto que podiam ser escaláveis e aplicadas para novas evoluções da tecnologia. Em 1975, Mead começou a colaborar com a cientista [Linn Conway](#) investigadora do PARC² da empresa Xerox. Linn Conway entusiasmou-se com as perspectivas de evolução desta tecnologia e com as regras escaláveis de Mead. Mead and Conway começaram a trabalhar num livro que revolucionaria o projeto de circuitos integrados NMOS. Em 1978, Conway teve um enorme sucesso no curso de [VLSI, no M.I.T. \(EUA\)](#), usando as técnicas e regras desenvolvidas por ambos. Em 1979, publicaram o livro “*Introduction to VLSI Systems*” [2], que teve sucesso mundial imediato. Pela primeira vez os estudantes podiam projetar circuitos na universidade e ter acesso a informação que até então estava restrita às empresas do setor.



Conway e Mead – capa da revista Electronics de outubro de 1981.

Em 1979, Mead e Conway obtiveram financiamento da DARPA³ e criaram o primeiro projeto colaborativo de realização de circuitos integrados monolíticos em que participaram várias universidades dos Estados Unidos da América, seguindo as metodologias simples que propuseram. O projeto designado por MPC79, “[Multi Project Chip 79](#)”, teve um enorme sucesso: participaram mais de uma dúzia de universidades, 124 investigadores com 82 projetos de circuitos diferentes.

Mead e Conway divulgaram mundialmente este novo conceito de projeto e o conceito do MPC79 foi rapidamente replicado em França, em 1981 e, na Alemanha, em 1983.

Em 1981, François Anceau, o pai da microeletrónica francesa, e Alain Guyot, apenas 18 meses depois do MCP79, projetaram, em França, os três primeiros chips usando os conceitos de Mead e Conway.

O primeiro CMP português

Em 1982, em França, foi criado o serviço CMP “[Circuits Multi-Projets](#)” envolvendo a UGA “[Université Grenoble Alps](#)”, o [Grenoble INP](#) e o [CNRS](#) com o objetivo de proporcionar a fabricação de circuitos integrados monolíticos envolvendo vários projetos, de modo a reduzir os custos de desenvolvimento e de fabricação. O serviço CMP começou com a tecnologia de transístores NMOS de porta alinhada, com a regra de $\lambda = 3 \mu\text{m}$ (dimensão mínima), especialmente vocacionada para realizar circuitos digitais.



François Anceau (1940-2020)

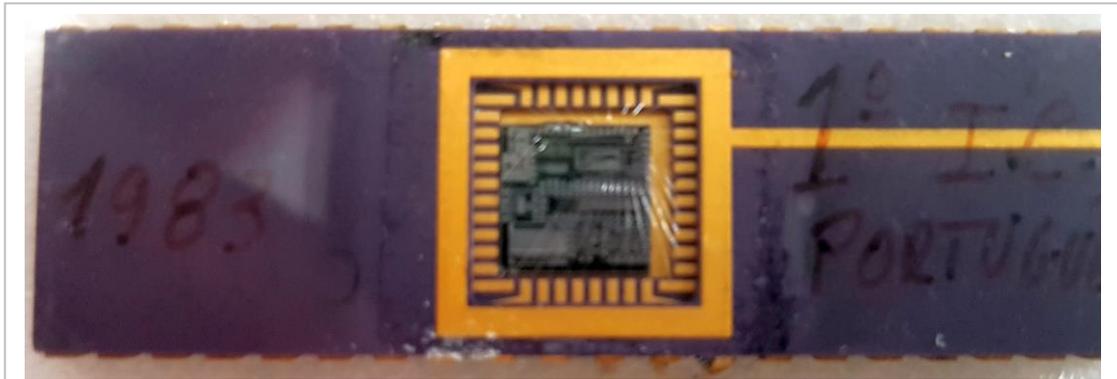
¹ Segundo Moore o número de transístores, na mesma área de circuito, duplicaria por ano.

² Palo Alto Research Center.

³ Defense Advanced Research Projects Agency (EUA).

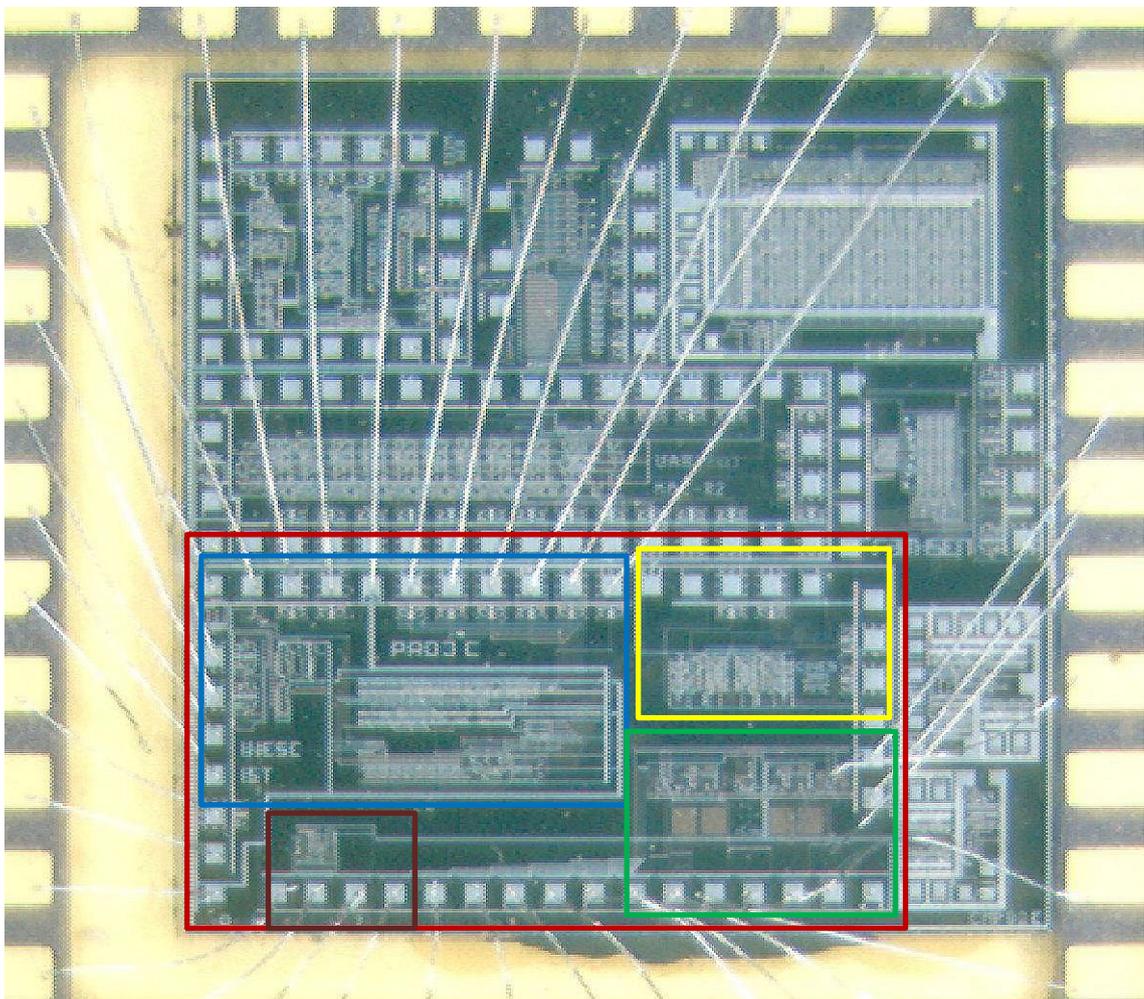
O Prof. José Alves Marques, professor do IST desde 1981, foi um dos primeiros investigadores do [INESC](#), criado em 1980, tinha acabado o doutoramento na UGA, em França, sob orientação de François Anceau. Conjuntamente com o Prof Luis Vidigal, recém-chegado dos EUA, onde o ensino universitário do projeto de circuitos VLSI estava a florescer, e que também foi um dos primeiros investigadores do INESC, criaram a oportunidade de participar num dos primeiros projetos franceses do CMP 82.

Surge, assim, em 1982, o primeiro circuito integrado monolítico VLSI com projetos concebidos em Portugal e em França. O circuito fabricado em França, chegou no início de 1983 e foram feitas as ligações do *chip* ao seu suporte, por *wire bonding* já em Portugal.



O circuito integrado monolítico encapsulado numa embalagem DIP de 40 pinos.
Pode ser visto no [Museu Faraday do IST](#).

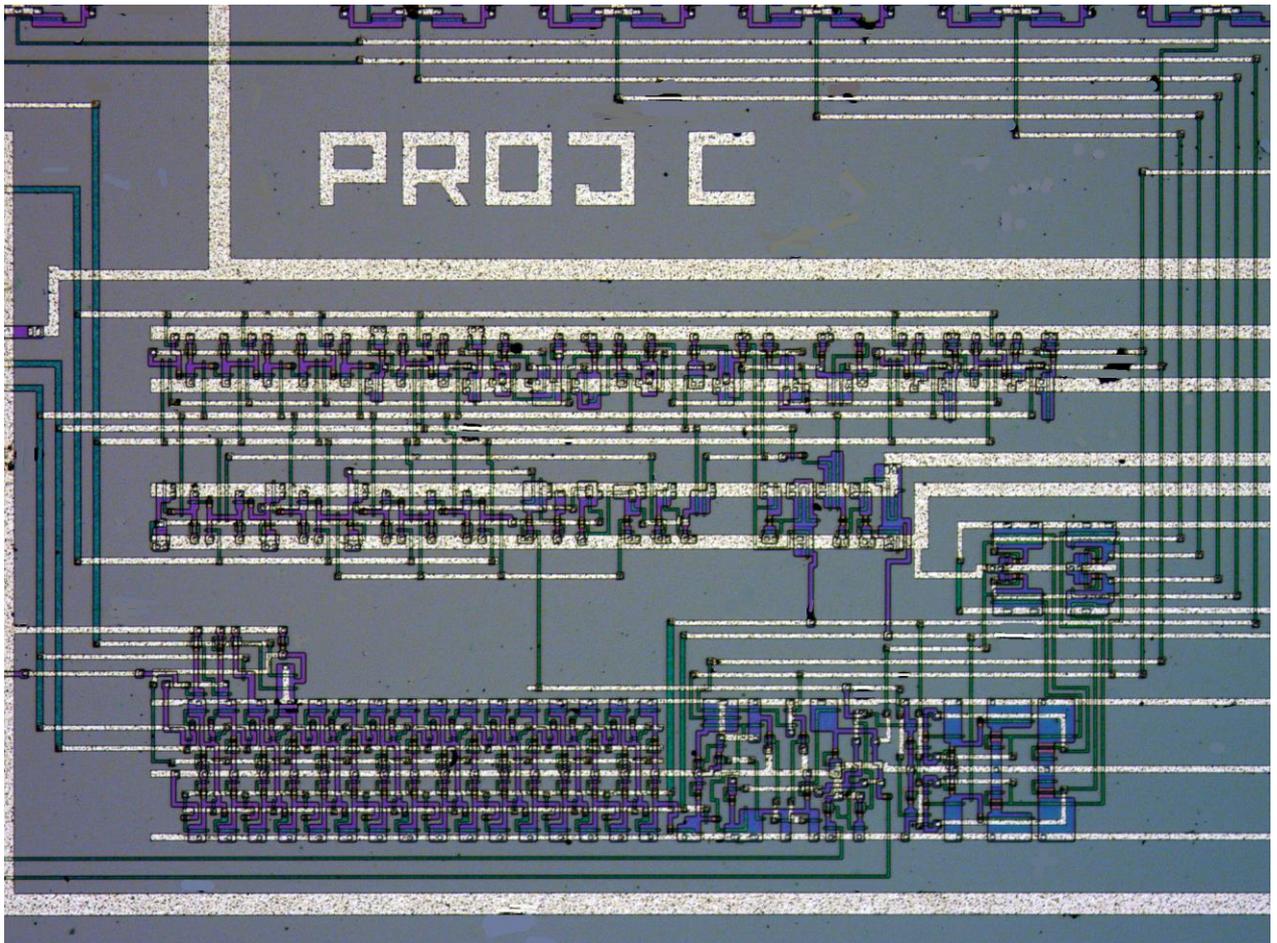
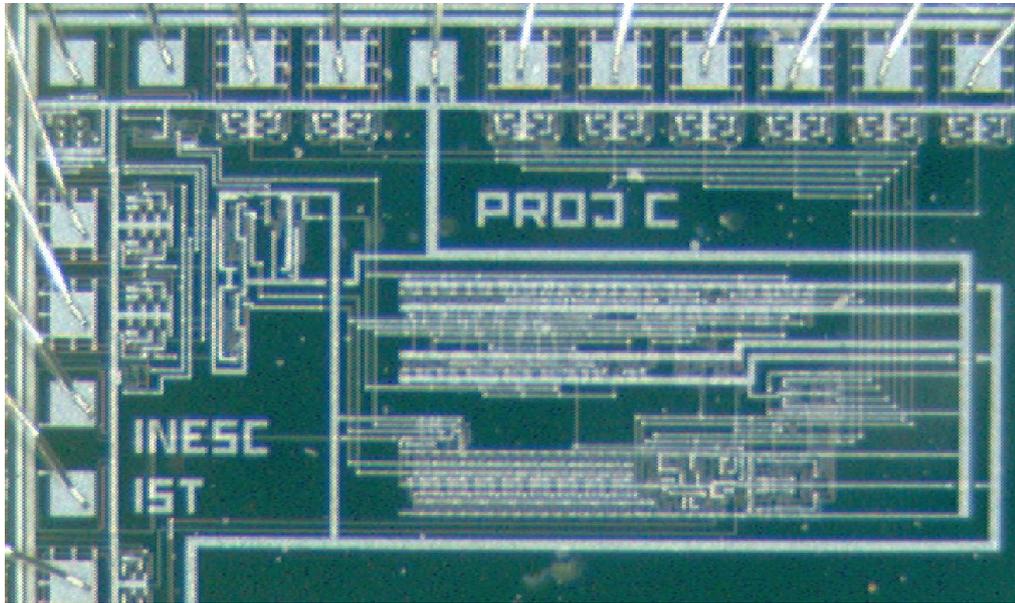
Os circuitos projetados em Portugal foram: o Projeto C, o projeto CINES, o Projeto Filtro e o projeto OP1.



Proj C – cor azul; Proj. CINES – cor amarelo; Proj. Filtro – cor verde; Proj. Opamp NMOS – cor castanho.

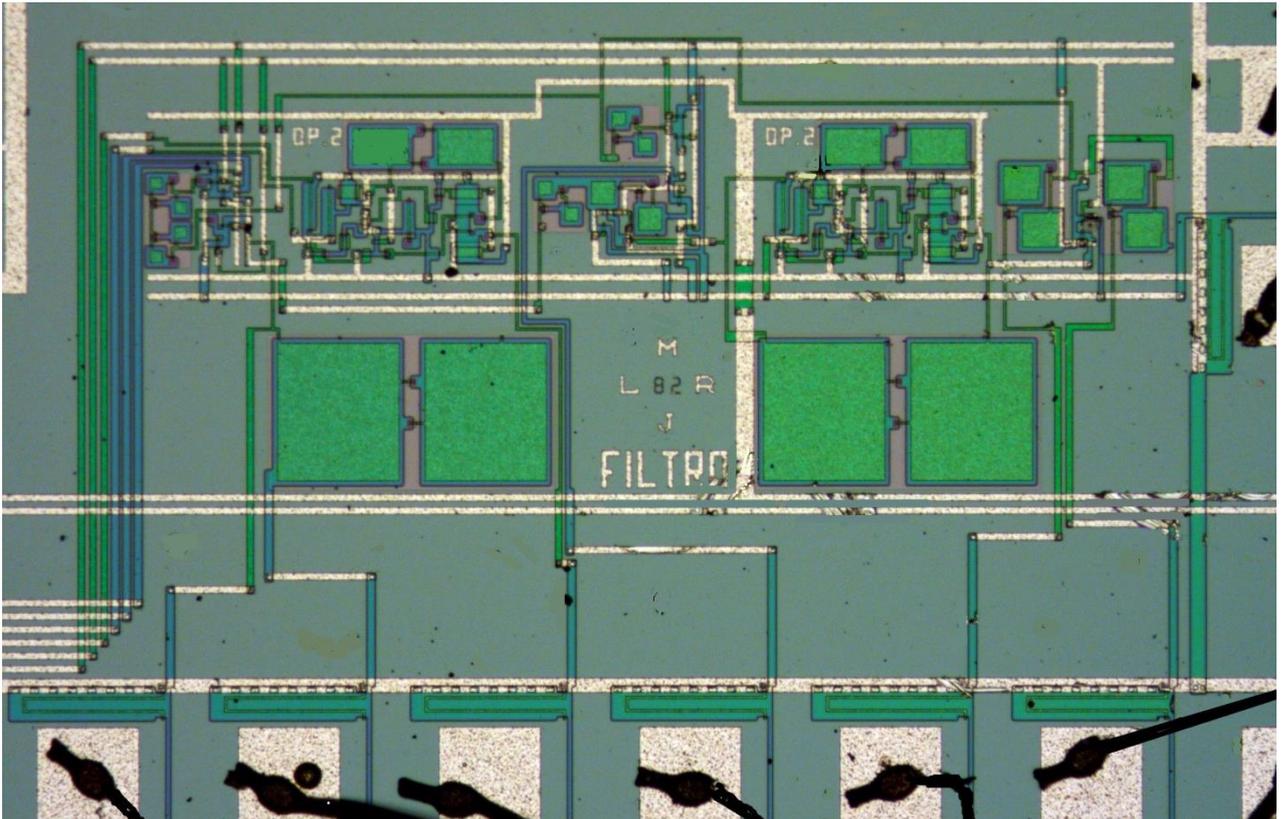
O projeto C foi liderado pelo Prof Mário Lança e [consta de um circuito digital que formata uma trama PCM de 2 Mbps](#) com 30 canais de áudio a 64 kbps. Este circuito exemplifica a enorme simplificação que um circuito integrado monolítico poderia trazer no sistema MIC 32, desenvolvido com circuitos digitais convencionais no CET, Centro de Estudos de Telecomunicações dos CTT, em Aveiro.

No projeto C participaram vários investigadores do INESC e do IST, nomeadamente, Prof. Mário Lança, Prof. Luis Vidigal e os estudantes de doutoramento Pedro Veiga, Carlos Almeida, Isabel Teixeira, Horácio Neto e Helena Sarmento.



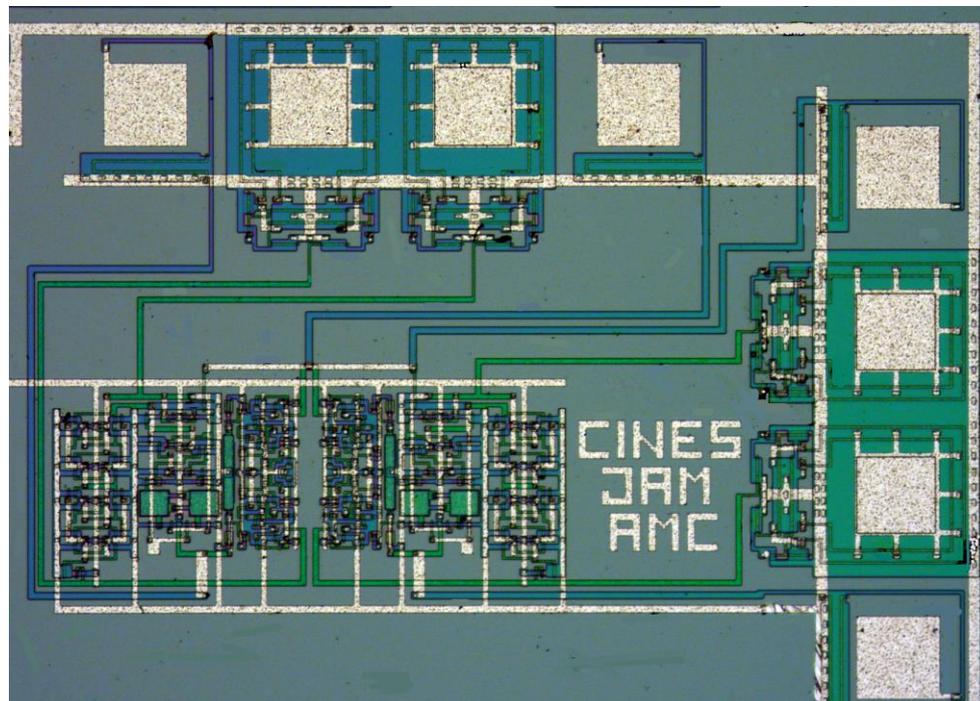
Proj C – Detalhe do formatador/ desformatador de trama digital de 2 Mbps, PCM com 30 canais de áudio a 64 kbs cada.

O projeto Filtro e o projeto OP1, foram liderados por Moisés Piedade, na época estudante de doutoramento do IST. O projeto Filtro consistiu num circuito de filtragem de 2ª ordem (filtro passa-banda com 300 Hz de largura de banda e frequência central de 1080 Hz). Neste projeto participaram: o Prof Luis Vidigal e os estudantes de pós-graduação e docentes do IST, Moisés Piedade, Rui Martins e João Freire.



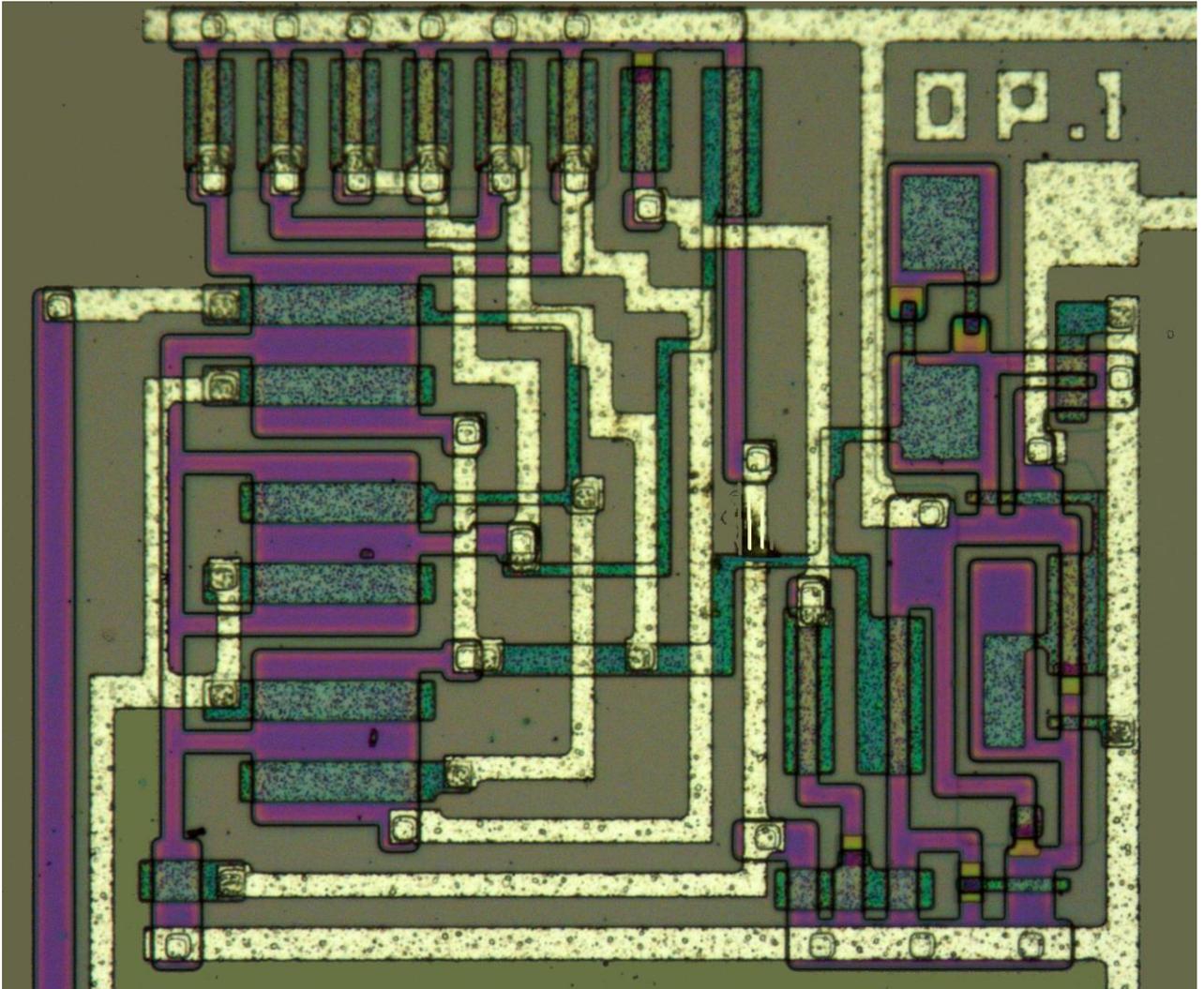
Filtro: Secção biquadrática de filtragem passa-banda.

O projeto CINES foi da responsabilidade do Prof. Alves Marques e do estudante de pós graduação, docente do IST, Alberto Cunha. Consistiu num circuito de sincronização de relógios dentro de um circuito digital complexo.



Projeto CINES – Sincronização de relógios.

O projeto OP1 foi um amplificador operacional, teoricamente de alto desempenho, realizado com transístores NMOS e foi projetado por Moisés Piedade, Rui Martins e João Freire.



Projeto OP1 – Amplificador operacional NMOS com transístores de reforço e de depleção.

As fotografias do chip anteriormente apresentadas foram feitas ao microscópio ótico pois as dimensões dos elementos usados ($> 3 \mu\text{m}$) ainda são visíveis num microscópio ótico⁴.

As ferramentas de projeto

Na realização deste primeiro chip português as equipas encontraram enormes dificuldades pois não estavam disponíveis ferramentas de ajuda computacional que, hoje em dia, são correntes no projeto de circuitos integrados monolíticos.

Na simulação lógica usaram-se os simuladores desenvolvidos por investigadores do IST liderados pelo Prof. Mário Lança. Na simulação de circuitos analógicos usou-se o programa SPICE em que os modelos dos transístores tiveram de ser criados a partir da pequena informação disponível sobre a tecnologia NMOS que seria usada. As dimensões dos transístores eram calculadas à mão e verificadas através de simulação do circuito no SPICE.

⁴ - O que não acontece com circuitos modernos que têm dimensões mínimas de 7 nm, ou menos, cuja dimensão é muito inferior ao comprimento de onda da luz visível.

Na simulação dos circuitos com sinais amostrados usou-se a ferramenta SWITCAP (muito recente) desenvolvida por Fang e Tsvividis na Columbia University (EUA). Recorreu-se também a alguma experiência obtida com o ensaio de alguns circuitos discretos com amplificadores operacionais, interruptores CMOS e condensadores, desenvolvidos no CEAUTL⁵ para realizar pequenos filtros.

As plantas (layout) dos circuitos, eram previamente desenhados, com lápis de cores, em folhas gigantes de papel quadriculado, obtidas por colagem de folhas em formato A3. Cada quadrado destas folhas equivalia à resolução de 1λ ($3\ \mu\text{m}$) da tecnologia NMOS em que o circuito seria fabricado.

Os transístores e os condutores eram desenhados com retângulos de cores que tinham correspondência com as diferentes fases do processo de fabricação. Respeitaram-se as regras de separação entre diferentes camadas do circuito por múltiplos de 1λ . As linhas condutoras metálicas (alumínio) eram constituídas por retângulos com a largura de 3λ .

A ferramenta computacional LUCIE [5], permitia introduzir os retângulos de cada camada, um a um, e fazer algumas operações sobre os retângulos de diversas camadas (união interseção, etc.).

Os retângulos eram introduzidos na ferramenta LUCIE através das coordenadas relativas à origem do circuito. As dimensões dos retângulos, comprimento e largura eram expressas em termos da unidade 1λ e o tipo de camada (cor) a que se referia.

Através da LUCIE a planta de cada circuito era impressa, numa impressora gigante, a cores. As equipas faziam a verificação visual na planta nomeadamente: se estavam todas as camadas que dariam origem a cada transístor NMOS, se os condutores estavam bem ligados e se havia alguma violação das regras de fabrico da tecnologia que iria ser usada.

Já depois de feita a fita magnética que transportaria toda a informação sobre os circuitos (*tape out*) para a fabricação em França, ter sido enviada e o processo de fabricação do CMP82 ter começado, recebemos um programa de verificação das plantas DRC⁶ que extraía da planta os transístores e as ligações entre eles e, a partir disto, poderíamos verificar se correspondia aos esquemas elétricos pretendidos.

No projeto OP1 foi verificada a existência de um erro fatal. Um dos retângulos de condutor metálico tinha um comprimento maior do que devia de 2λ e isso infringia as regras de projeto e poderia provocar, na fabricação, um curto-circuito à massa a meio do caminho do sinal amplificado do OP1. E assim aconteceu, o OP1 não funcionou, mas todos os outros circuitos funcionaram.

O ensino de tecnologias de fabrico dos circuitos integrados

O Prof. Luis Vidigal introduziu a disciplina VLSI de opção na licenciatura e no Mestrado do IST. O Prof. Medeiros Silva começou a enfatizar o ensino das tecnologias integradas nas disciplinas da área de Eletrónica.

Em 1983, Moisés Piedade introduziu, no curriculum de Eletrónica Aplicada III, disciplina obrigatória do Curso de Engenharia Eletrotécnica e Computadores, um capítulo sobre Técnicas de Projeto de Amplificadores Operacionais com tecnologias NMOS e CMOS.

Em 1984, Luis Vidigal e Moisés Piedade orientaram trabalhos de realização de circuitos periféricos para Modem PSK 1200 b.p.s., utilizando circuitos com condensadores comutados e um circuito de condensadores comutados para síntese de voz, com a cooperação do Profs. Luís Borges de Almeida.

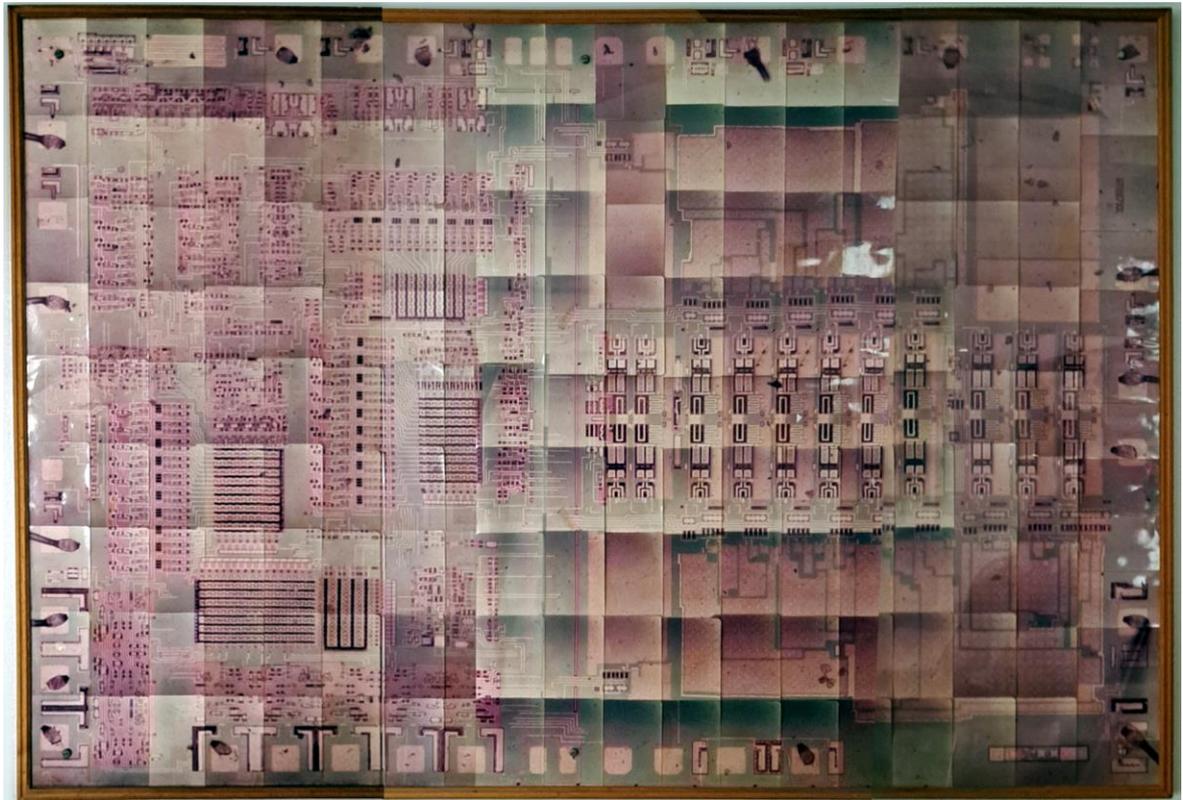
Seguiram-se outros projetos de circuitos integrados de DSPs e circuitos para telecomunicações liderados pelo Prof. Luis Vidigal.

Além destes projetos, o Prof. Luis Vidigal também envolveu alunos em processos de engenharia inversa para estudar circuitos inovadores de vários fabricantes, que estavam a aparecer no mercado de telecomunicações digitais. Estes circuitos eram observados ao microscópio e eram feitas fotografias de cada

⁵ Centro de Eletrónica Aplicada Universidade Técnica de Lisboa.

⁶ "Design Rule Checker"

parte do circuito que depois eram juntas em enormes pósteres. Os alunos a partir das fotografias realizavam os esquemas elétricos dos circuitos do chip.



Processo de engenharia inversa de um circuito de telecomunicações telefónicas através de 171 fotografias- INESC – 1986.

Do projeto de circuitos integrados monolíticos em Portugal para o Mundo⁷

“Neste primeiro circuito integrado monolítico (“VLSI chip”) projetado em Portugal, em 1982, uma das partes que funcionou na perfeição foi o filtro analógico (secção biquadrática com condensadores comutados), e que foi uma espécie de talismã para o futuro nesta área de projeto que é normalmente a mais complexa quando comparada com a sua contraparte digital. Se considerarmos dois ramos de evolução daí emergentes, um na área empresarial e outro na área científica, ambos deram cartas a nível mundial, no primeiro caso (empresarial) com [a criação da Chipidea em 1997](#), pelo Prof. José Franca⁸ do IST, que foi líder mundial de vendas em “Analog and Mixed-Signal IP Design”, posteriormente [vendida à empresa MIPS](#) e que depois, em 2007, foi integrada no “Analog Business Group” do gigante mundial do sector, a [Synopsys](#), e no segundo caso (científico) com a criação de um “[State Key Laboratory of Analog and Mixed-Signal VLSI](#)”, na Universidade de Macau, na República Popular da China, que atingiu também o topo mundial em termos de publicações no “IEEE International Solid-State Circuits Conference ([ISSCC](#))”, em 2023, e cuja origem está ligada ao primeiro circuito integrado projetado em Macau em 1994 e que foi designado por UMCHIP, em colaboração com o grupo de Circuitos e Sistemas Integrados, do Instituto Superior Técnico.”

⁷ - O Prof. Rui Martins, vice-reitor da Universidade de Macau, um dos participantes do 1º circuito integrado português, sugeriu a adição deste texto que aqui reproduzimos e agradecemos.

⁸ - [Entrevista do Prof. José Franca ao DEEC da Univ. Coimbra](#).

Referências

- [1] – Robert W. Bower- “Insulated Gate Field Effect Transistors Fabricated Using the Gate as Source-Drain Mask” *International Electron Device Meeting (IEDM)*,1966.
- [2] – Mead and Conway, “*Introduction to VLSI Systems*”, Addison-Wesley, 1980.
- [3] – M. Lança, P. Veiga, C. Almeida, I.Teixeira, H. Neto e H. Sarmento, “Interface de Junção de 64 kbps para Sistema de Multiplexagem Mic32”. *Textos das Sessões Técnicas do ENDIEL 83*, Lisboa, Janeiro de 1983.
- [4] – M. Piedade, R. Martins, J. Freire, L. Vidigal, "Filtro Integrado Monolítico com Tecnologia NMOS", *Textos das Sessões Técnicas do ENDIEL 83*, Lisboa, Janeiro de 1983.
- [5] – A. Guyot, A.Jerraya, J. Raymond, « LUCIE-Language Universitaire de Conception de Circuits Intégrés pour l'enseignement », *Tech Report, IMAG*, Grenoble, 1979.

Nota:

A descrição detalhada dos circuitos portugueses realizados no IST e que estão incluídos neste primeiro circuito integrado será proximamente publicada na secção [Historia da Tecnologia](#), no [Museu Faraday](#) do IST.